

Beschreibung

Umverdrahtungssubstratstreifen mit mehreren Halbleiterbauteilpositionen

5

Die Erfindung betrifft einen Umverdrahtungssubstratstreifen mit mehreren Halbleiterbauteilpositionen und Halbleiterbauteile des Umverdrahtungssubstratstreifens, die in Zeilen und Spalten auf dem Umverdrahtungssubstratstreifen angeordnet sind, sowie ein Verfahren zur Herstellung derselben.

10

Für Halbleiterbauteile wird zunehmend eine Minimierung der produzierten Produktgehäusegröße angestrebt. Dazu wird die Anzahl der Außenkontakte auf ein Minimum reduziert und angestrebt, möglichst viele Außenkontakte eines Halbleiterbauteils, die für Testoptimierungszwecke und Analysenzwecke bisher vorgesehen sind, zu vermeiden. Mit einer derartigen Reduzierung der Außenkontakte ist der Nachteil verbunden, dass Außenkontakte zu internen Test- und Analysezwecken nicht mehr extern am Gehäuse bereitgestellt werden. Daraus ergeben sich zwar kleinere Produktgehäuse, jedoch ergeben sich auch gleichzeitig, nachteilig, signifikante Einschränkungen bei der Analyse und der Testbarkeit derartiger Halbleiterbauteile und ihrer Zwischenproduktstufen.

20

25

Die damit verbundenen Risiken in Bezug auf die Ausbeute funktionsfähiger Halbleiterbauteile aus einem Umverdrahtungssubstratstreifen können nicht durch weitere verbesserte Fertigungsverfahren komprimiert werden. Somit wird in der Technik zwischen einem Produktgehäuse, das die minimal erforderliche Anzahl von Außenkontakten aufweist und einem sogenannten Debug-Gehäuse unterschieden, wobei das Debug-Gehäuse zusätzliche entfernbare Prüfkontakte aufweist, die nach einem

30

Test auf Funktionsfähigkeit von dem eigentlichen Produktionsgehäuse getrennt werden.

Werden zusätzlich zu den Außenkontakten des Produktgehäuses
5 Prüfflächen auf einem Debug-Bauteil, das größer ist, als das
Produktbauteil, zur Verfügung gestellt, so ergeben sich vielfältige Möglichkeiten zum Testen des Bauteils durch Hinzufügung von Prüfkontaktflächen in Randbereichen des Debug-Bauteils. Jedoch entsteht ein erhöhter Flächenbedarf mit zunehmender Anzahl von Prüfflächen zwischen den Halbleiterbauteilen einer Bauteilgruppe eines Umverdrahtungssubstratstreifens.
10

Aufgabe der Erfindung ist es, einen Umverdrahtungssubstratstreifen mit mehreren Halbleiterbauteilpositionen zu schaffen, mit dem die obigen Probleme überwunden werden können. Dabei soll trotz reduzierter Anzahl von Außenkontakten und reduzierter Gehäusegröße eine Analyse und Testbarkeit interner Signale für die Prozessoptimierung, für die Korrelation
20 zu anderen Gehäuseformen, sowie für die Charakterisierung der Halbleiterbauteile erhalten bleiben. Ferner soll eine optimierte Anordnung und Ausrichtung von Halbleiterbauteilen in den Halbleiterbauteilpositionen geschaffen werden, die verkleinerte Produktgehäuse und eine optimierte Größe der Debug-Bauteile ermöglichen. Schließlich sollen Tests ohne Beschädigung oder Verformung von Außenkontakten möglich werden. Darüber hinaus ist es eine Aufgabe der Erfindung eine einfache und kostengünstige Lösung für mechanische und elektrische
25 Kontaktierungen von Halbleiterbauteilen oder von Halbleitermodulen hochintegrierter Schaltung für einen "burn-in"-Test anzugeben.
30

Gelöst wird diese Aufgabe mit dem Gegenstand der unabhängigen Ansprüche. Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

5 Erfindungsgemäß wird ein Umverdrahtungssubstratstreifen mit mehreren Halbleiterbauteilpositionen für Halbleiterbauteile geschaffen und ein Verfahren zu dessen Herstellung angegeben. Die Halbleiterbauteile sind in mehreren Bauteilzeilen und Bauteilspalten, unterteilt durch Sägespuren, auf dem Um-
10 verdrahtungssubstratstreifen angeordnet. Dazu sind mehrere Halbleiterbauteilpositionen zu einer Bauteilgruppe zusammengefasst. Die Halbleiterbauteilgruppe umfasst mehrere Halbleiterchips der Halbleiterbauteile auf einer Oberseite des Umverdrahtungssubstratstreifens. Innerhalb einer Bauteilgruppe
15 sind zwischen den Bauteilzeilen und Bauteilspalten Sägestreifen vorgesehen, die von Sägespuren begrenzt sind und die Prüfkontaktflächen aufweisen.

Die Halbleiterbauteilpositionen einschließlich ihrer Prüfkontaktflächen sind derart zueinander ausgerichtet, dass sich
20 ein Parkettierungsmuster gemäß einem Parallel-Stab Parkettmuster ergibt. Die Anordnungen von Außenkontakten und Prüfkontaktflächen der Halbleiterbauteile sind entsprechend dem Parkettierungsmuster derart zueinander angeordnet und ausgerichtet,
25 dass vier nächste Nachbarn eines Halbleiterbauteils eine Anordnung der Außenkontakte aufweisen, die um einheitlich 90° oder um einheitlich 270° gegenüber der Anordnung des einzelnen Halbleiterbauteils gedreht ausgerichtet ist.

30 Der Umverdrahtungssubstratstreifen hat den Vorteil, dass die Fläche, die für eine Bauteilgruppe vorzusehen ist, dahingehend optimiert ist, dass möglichst viele Prüfkontaktflächen in entsprechenden Sägestreifenabschnitten für jedes der Bau-

teilpositionen zur Verfügung gestellt werden kann. Ferner wird durch die Ausrichtung der vier nächsten Nachbarn eines Halbleiterchips um einheitlich 90° oder um einheitlich 270° gedreht zu dem Halbleiterchip erreicht, dass die Verbindungs-
5 leitungen zwischen Außenkontakten und Prüfflächen in ihrer Länge und Dichte optimiert werden können.

Derartige Verbindungsleitungen zwischen Außenkontakten des Produktgehäuses und Prüfkontaktflächen des Debug-Gehäuses
10 können in vorteilhafter Weise, sowohl auf der Oberseite des Umverdrahtungssubstratstreifens, als auch auf der Rückseite des Umverdrahtungssubstratstreifens in Form von Umverdrahtungsleitungen realisiert werden. Die Rückseite wird vorteil-
hafter Weise dann gewählt, wenn die Prüfung auf der Seite der
15 Außenkontakte erfolgen soll, und die Oberseite wird dann für die Umverdrahtungsleitungen und für die Prüfkontaktflächen eingesetzt, wenn die Prüfung auf der den Außenkontakten gegenüber liegenden Oberseite des Umverdrahtungssubstratstreifens, auf der sich auch die Halbleiterchips befinden, statt-
20 finden soll. Die einheitlich gedrehte Ausrichtung von vier nächsten Nachbarn zu einem Halbleiterchip hat darüber hinaus den Vorteil, dass beim Bestücken der Oberseite des Umverdrahtungssubstratstreifens mit Halbleiterchips der Bestückungsau-
tomat lediglich zwei um einen festen Winkel zueinander ge-
25 drehte Ausrichtungen der Halbleiterchips vorzunehmen hat oder nur zwei vorbestimmte Ausrichtungen der Halbleiterchips durch den Bestückungsautomaten von einem entsprechend vorbereiteten Halbleiterwafer oder einem entsprechend vorbereiteten Zwi-
schenträger oder von einem entsprechend vorbereiteten Trans-
30 portband aufzunehmen sind.

In einer weiteren Ausführungsform der Erfindung weisen Bau-
teilzeilen und Bauteilspalten einer Bauteilgruppe erste und

zweite Halbleiterchips auf. Dabei unterscheiden sich die ersten und zweiten Halbleiterchips in ihren Ausrichtungen. Die ersten Halbleiterchips weisen eine erste Ausrichtung A auf, während die zweiten Halbleiterchips einheitlich eine Ausrichtung B aufweisen, die entweder um 90° oder einheitlich um 270° gegenüber der ersten Ausrichtung A gedreht ist. Die ersten und zweiten Halbleiterchips sind dann in den Bauteilzeilen und Bauteilspalten alternierend angeordnet.

10 Somit kann in vorteilhafter Weise, z.B. jede ungerade Halbleiterbauteilposition in den Bauteilzeilen und Bauteilspalten einer Bauteilgruppe, die Ausrichtung A aufweisen. Entsprechend weisen dann die geraden Halbleiterbauteilpositionen in den Bauteilzeilen und den Bauteilspalten einer Bauteilgruppe die Ausrichtung B auf. Damit ist der Vorteil verbunden, dass die Anordnung der Außenkontakte auf der Rückseite des Halbleiterchips genauso ausgerichtet ist, wie die Halbleiterchips auf der Oberseite des Umverdrahtungssubstratstreifens, was die Umverdrahtungsstruktur innerhalb des Umverdrahtungs-
20 substratstreifens und/oder auf seiner Oberseite und seiner Rückseite vorteilhaft vereinfacht.

In einer bevorzugten Ausführungsform der Erfindung sind auf einer Rückseite des Umverdrahtungssubstratstreifens, die der
25 Oberseite gegenüberliegt, in den Halbleiterpositionen Außenkontakt aufweisende Außenkontaktflecken angeordnet. Diese Außenkontaktflecken gehören zu einer Umverdrahtungsstruktur, welche Umverdrahtungsleitungen aufweist. Diese Umverdrahtungsleitungen der Umverdrahtungsstruktur verbinden die Außenkontaktflecken mit den Prüfkontaktflächen auf den Säge-
30 streifen des Umverdrahtungssubstratstreifens.

Diese Ausführungsform der Erfindung hat den Vorteil, dass der Umverdrahtungssubstratstreifen relativ preiswert hergestellt werden kann, zumal er lediglich auf seiner Rückseite, auf der sowieso die Außenkontaktflecken vorzusehen sind, eine Um-
5 verdrahtungsstruktur mit Umverdrahtungsleitung zu den Prüfkontaktflächen benötigt. Auf der Oberseite des Umverdrahtungssubstratstreifens sind entsprechend nur solche metallischen Strukturen notwendig, die ein Verbinden des Umverdrahtungssubstratstreifens mit den Halbleiterchips in jeder der
10 Halbleiterbauteilpositionen ermöglichen und es sind Durchkontakte zu den Außenkontaktflecken auf der Rückseite des Umverdrahtungssubstratstreifens erforderlich. Somit sind sowohl die Rückseite als auch die Oberseite des Umverdrahtungssubstratstreifens mit herkömmlichen Technologien, wie sie
15 auch aus der Leiterplattenherstellung bekannt sind, strukturierbar, was die Kosten für den Umverdrahtungssubstratstreifen vermindert.

In einer weiteren bevorzugten Ausführungsform der Erfindung
20 sind den jeweiligen Halbleiterbauteilpositionen Sägestreifenabschnitte zugeordnet, die Prüfkontaktflächen tragen und auf zwei gegenüber liegenden Randseiten des Produktgehäuses angeordnet sind. Damit ist der Vorteil verbunden, dass auch für ein Produktgehäuse mit quadratischem Grundriss ein rechteckiges Debug-Gehäuse entsteht, welches die Grundlage eines Parallel- Stab Parkettmusters bildet. Bei diesem Muster entstehen Kreuzungsflächen, die durch das Kreuzen von horizontalen und vertikalen Sägestreifen entlang der Bauteilzeilen und der Bauteilspalten gebildet sind.

30

Diese Kreuzungsflächen können in einer weiteren Ausführungsform der Erfindung ebenfalls zum Anordnen von Prüfkontaktflächen für eine optimale Nutzung der Fläche einer Bauteilgruppe

eingesetzt werden. Dazu wird ein Viertel dieser Prüfkontaktflächen auf einer Kreuzungsfläche jeweils einer der vier angrenzenden Halbleiterbauteilpositionen zugeordnet. Somit erhöht sich in vorteilhafter Weise die mögliche Anzahl von Prüfkontaktflächen pro Halbleiterbauteilposition, zumal vier Kreuzungsflächen gemäß dem Parkettierungsmuster zu einer Halbleiterposition benachbart sind, womit die für Prüfkontaktflächen nutzbare Fläche der Bauteilpositionen um eine gesamte Kreuzungsfläche pro Bauteilposition erhöht werden kann.

Weiterhin ist es vorgesehen, dass mehrere Bauteilgruppen auf dem Umverdrahtungssubstratstreifen hintereinander und/oder nebeneinander aufgereiht sind und vorzugsweise eine oder mehrere Kunststoffabdeckungen aufweisen. Derartige Kunststoffabdeckungen sind insbesondere erforderlich, wenn die elektrischen Verbindungen zwischen Halbleiterchip und Umverdrahtungssubstratstreifen mittels Bondtechnik und damit mittels empfindlicher Bonddrähte erreicht wird. Diese Kunststoffabdeckungen auf den Bauteilgruppen sichern und schützen derartige Bonddrähte der Bondverbindungen zwischen Halbleiterchip und Umverdrahtungssubstratstreifen.

Eine andere mögliche Verbindung zwischen Halbleiterchip und Umverdrahtungssubstratstreifen ist durch die so genannte Flipchip-Technik möglich. Dazu sind auf der aktiven Oberseite des Halbleiterchips Kontaktflächen, die sonst für Bondverbindungen zur Verfügung stehen mit Flipchip-Kontakten versehen, welche unmittelbar auf entsprechende Kontaktanschlussflächen auf dem Umverdrahtungssubstratstreifen aufgelötet werden können. Da bei dieser Ausführungsform der Erfindung eine relativ stabile Lötverbindung über die Flipchip-Kontakte zwischen dem Halbleiterchip und dem Umverdrahtungssubstratstreifen mit entsprechenden Kontaktanschlussflächen erreicht wird, sind

bei dieser Ausführungsform der Erfindung auch Gehäuse ohne schützende Kunststoffabdeckung möglich.

Bei einer weiteren Ausführungsform der Erfindung ist es vor-
5 gesehen, dass der Umverdrahtungssubstratstreifen auf seiner Rückseite, außerhalb des Bereichs einer Bauteilgruppe, Bereiche mit freiliegenden Testkontaktflächen aufweist. Diese Testkontaktflächen sind über Umverdrahtungsleitungen mit den Prüfkontaktflächen in den Sägestreifen und/oder den Außenkon-
10 taktflecken der Halbleiterbauteile und/oder mit Kontaktflächen auf der aktiven Seite der Halbleiterchips elektrisch verbunden. Diese Ausführungsform der Erfindung hat den Vorteil, dass über diese zusätzlichen Testkontaktflächen außerhalb der Bauteilgruppen bisher nicht vorgesehene Messungen
15 und Prüfungen zusätzlich auf dem Umverdrahtungssubstratstreifen durchgeführt werden können. Während die Fläche einer Bauteilgruppe optimiert und minimiert ist, verfügt der Umverdrahtungssubstratstreifen über genügend große Bereiche außerhalb einer Baugruppe, um derartige zusätzliche Testkon-
20 taktflächen zur Verfügung zu stellen. Damit können die Analysen und Tests der einzelnen integrierten Schaltungen vorteilhaft erweitert werden.

Eine weitere Verbesserung der Prüfmöglichkeiten für den Um-
25 verdrahtungssubstratstreifen besteht darin, dass für eine Bauteilgruppe eine Testkontaktleiste im Randbereich des Umverdrahtungssubstratstreifens für einen Temperaturzyklentest bzw. einen "burn-in"-Test vorgesehen ist. Für diesen so genannten "burn-in"-Test werden charakteristische Halbleiter-
30 bauteilelemente auf dem Halbleiterchip über ein Bündel entsprechender Umverdrahtungsleitungen mit der Steckkontaktleiste verbunden, sodass nicht einzelne Bauelemente für den "burn-in"-Test vorzubereiten sind, sondern es können noch auf

dem Umverdrahtungssubstratstreifen diese Temperaturzyklen-
tests für ganze Baugruppen durchgeführt werden. Eine derarti-
ge Steckkontaktleiste kann, sowohl auf der Rückseite, als
auch auf der Oberseite des Umverdrahtungssubstratstreifens
5 angeordnet sein. Dabei können die einzelnen Steckkontaktflä-
chen einer Steckkontaktleiste mit den Prüfkontaktflächen
und/oder den Außenkontaktflecken und/oder den Kontaktflächen
einer aktiven Oberseite eines Halbleiterchips elektrisch in
Verbindung stehen. Zusätzlich können weitere Umverdrahtungs-
10 leitungen mit der Steckkontaktleiste verbunden sein, um dar-
über hinausgehende Funktionstests der einzelnen Halbleiter-
bauteile einer Halbleiterbauteilgruppe über die Steckkontakt-
leiste vorzunehmen.

15 Statt eine Kontaktierung über die Steckkontaktleiste zu er-
möglichen, können auch die Prüfkontaktflächen entweder unmit-
telbar mit entsprechenden Prüfsonden in Verbindung gebracht
werden oder es werden Prüfkontakte auf die Prüfkontaktflächen
aufgebracht. Derartig aufgebrachte Prüfkontakte haben den
20 Vorteil, dass die Messsonden in Form von Messspitzen nicht
auf den Außenkontakten oder auf den Prüfkontaktflächen eines
Produktgehäuses bzw. eines Debug-Gehäuses aufgebracht werden
müssen. Somit werden die Außenkontakte eines Produktgehäuses
bzw. die Prüfkontaktflächen eines Debug-Gehäuses, weder von
25 den Messspitzen kontaminiert noch umgekehrt die Messspitzen
von den Außenkontakten bzw. den Prüfkontaktflächen kontami-
niert.

Um die Kontaminationsgefahr der Messspitzen durch Prüfkon-
30 taktflächen oder Prüfkontakte zu weiterhin vermindern, können
Prüfkontaktflächen bzw. Prüfkontakte in einer weiteren Aus-
führungsform der Erfindung mit einer Goldbeschichtung belegt
sein. Eine derartige Goldbeschichtung der Prüfkontaktflächen

oder der Prüfkontakte verbessert außerdem den Kontaktübergangswiderstand, zumal Gold nicht wie Aluminium oder Kupfer an der Luft oxidiert oder wie Silber an Luft sulfidiert wird.

- 5 Eine weitere Ausführungsform der Erfindung ermöglicht, insbesondere durch das Vorsehen von Debug-Gehäusen mit einer entsprechend hohen Anzahl von Prüfkontaktflächen, das Prüfen von Umverdrahtungssubstratstreifen mit einem Stapel aus einem Logikchip und einem Speicherchip in den Halbleiterbauteilposi-
10 tionen. Dabei können über die Prüfkontaktflächen und/oder die freiliegenden Testkontaktflächen und/oder über die Steckkontakteleisten, sowohl die Speicherfunktionen des Speicherchips, als auch die Logikfunktionen des Logikchips noch vor dem Verpacken und Weiterverarbeiten des Umverdrahtungssubstratstreifens zu einzelnen Halbleiterbauteilen geprüft werden.
15

- Halbleiterbauteile, die auf der Basis derartiger Umverdrahtungssubstratstreifen hergestellt wurden, können leicht identifiziert werden, zumal sie auf gegenüberliegenden Randseiten
20 ihres Gehäuses durchgetrennte Umverdrahtungsleitungen, die zu den Prüfkontaktflächen auf den Sägestreifen des Umverdrahtungssubstrats führen, nach dem Vereinzeln zu Halbleiterbauteilen aufweisen. Ein derartiges Halbleiterbauteil hat den Vorzug, dass es noch vor einem Verkapseln oder einem Abdecken
25 durch eine Kunststoffmasse intensiv geprüft werden kann, so dass entweder die Möglichkeit besteht, defekte Halbleiterchips vor dem Verpacken zu identifizieren und zu entfernen, oder die defekten Halbleiterchips beizubehalten, jedoch derart zu markieren, dass sie nach dem Auftrennen zu einzelnen
30 Halbleiterbauteilen noch erkennbar sind und aussortiert werden können.

Ein Verfahren zur Herstellung eines Umverdrahtungssubstratstreifens mit mehreren Bauteilgruppen, die in x-Richtung in Bauteilzeilen und in y-Richtung in Bauteilspalten angeordnete Halbleiterbauteilpositionen mit Halbleiterchips aufweisen,
5 weist nachfolgende Verfahrensschritte auf.

Zunächst wird ein Substratstreifen bereitgestellt, der mindestens auf seiner Rückseite metallbeschichtet ist. Diese Metallbeschichtung wird zu einer Umverdrahtungsstruktur strukturiert, die Außenkontaktflecken in den Halbleiterbauteilpositionen und Prüfkontaktflächen im Bereich von Sägestreifen zwischen den Halbleiterbauteilpositionen aufweist. Nachdem eine derartige Umverdrahtungsstruktur hergestellt ist, werden auf die Oberseite des Umverdrahtungssubstratstreifens Halbleiterchips in den Halbleiterbauteilpositionen nach einem vorbestimmten Plan aufgebracht. Zunächst wird jede ungerade Halbleiterbauteilposition in den Bauteilzeilen und den Bauteilspalten mit einem ersten Halbleiterchip in einer ersten Ausrichtung A bestückt.

20

Anschließend werden die verbliebenen geraden Halbleiterpositionen in den Bauteilspalten und den Bauteilzeilen mit einem zweiten Halbleiterchip bestückt, wobei die zweiten Halbleiterchips gegenüber der ersten Ausrichtung A einheitlich eine um 90° oder einheitlich eine um 270° verdrehte Ausrichtung B aufweisen. Dabei können, sowohl die ersten, als auch die zweiten Halbleiterchips völlig identische integrierte Schaltungen aufweisen. Die erste Ausrichtung A und die zweite Ausrichtung B bewirken, dass ein Stab Parkettmuster nach vorgegebenem Plan in x- und y-Richtung gebildet wird.

30

Nachfolgend werden Verbindungen zwischen den Halbleiterchips und der Umverdrahtungsstruktur hergestellt. Danach werden Au-

- Benkontakte in den Halbleiterbauteilpositionen auf die Außenkontaktflecken der Umverdrahtungsstruktur auf der Rückseite des Umverdrahtungssubstratstreifens aufgebracht. Anschließend erfolgen Funktionstests der Halbleiterchips der Halbleiterbauteile unter Kontaktieren der Prüfkontaktflächen und/oder von Testkontaktflächen und/oder von Steckkontaktflächen einer Steckkontaktleiste. Abschließend werden die defekten Halbleiterbauteile auf dem Umverdrahtungssubstratstreifen markiert.
- 10 Dieses Verfahren hat den Vorteil, dass aufgrund der zusätzlichen Prüfkontaktflächen auf den Sägestreifen in den Bauteilgruppen und den zusätzlichen Steckkontaktflächen auf Randseiten des Umverdrahtungssubstratstreifens eine vollständige und verbesserte Durchführung von Funktionstests der Halbleiterchips möglich ist, ohne jedoch die Außenkontakte auf dem Umverdrahtungssubstratstreifen kontaktieren zu müssen. Darüber hinaus hat dieses Verfahren den Vorteil, dass auch die interne Signalverarbeitung in den zu Baugruppen angeordneten Halbleiterchips geprüft werden kann, ohne dass zusätzliche Außenkontakte für das Produktgehäuse erforderlich werden.
- 20 Mit diesem Verfahren lassen sich folglich Bauteile herstellen, die verkleinerte Gehäuse aufweisen, bei gleichzeitiger Reduzierung der Anzahl der Außenkontakte und die dennoch einem vollständigen und verbesserten Funktionstest auch für die interne Signalverarbeitung unterzogen werden können. Durch das Anordnen der Steckkontaktleiste lässt sich darüber hinaus ein "burn-in"-Testzyklusverfahren direkt mithilfe des Umverdrahtungssubstratstreifens durchführen. Somit können die Halbleiterbauteile noch vor dem Auftrennen der Bauteilgruppen in einzelne Halbleiterbauteile unter extremer Temperaturzyklusbelastung getestet werden.
- 30

Diese Vorteile, nämlich die Schonung der Außenkontakte des Produktgehäuses, die erweiterten Test- und Analysemöglichkeit von inneren Signalverläufen sämtlicher Halbleiterchips und die Prüfung jeder Bauteilgruppe mit mehreren Halbleiterbauteilen innerhalb beispielsweise einer Kunststoffabdeckung unter extremen Temperaturschwankungen, werden bei diesem erfindungsgemäßen Verfahren mithilfe des Parkettierungsmusters des erfindungsgemäßen Umverdrahtungssubstratstreifens möglich.

Die Sägestreifen mit ihren Prüfflächen werden beim Vereinzeln der Halbleiterbauteile herausgesägt, sodass das Produktgehäuse klein bleibt, da die Prüfkontakte von dem sogenannten Debug-Gehäuse gemeinsam entfernt werden.

Eine weitere Verfahrensvariante sieht vor, dass die Halbleiterchips gleichförmig und einheitlich ausgerichtet auf die Oberseite des Umverdrahtungssubstratstreifens aufgebracht werden. Für die Umverdrahtungsstruktur wird jedoch auf dem Umverdrahtungssubstratstreifen vorgesehen, dass in den Halbleiterbauteilpositionen des Umverdrahtungssubstratstreifens eine Ausrichtung der Anordnung von Außenkontakten gegenüber der Ausrichtung der Halbleiterchips in den Bauteilzeilen und den Bauteilspalten für ungerade Halbleiterbauteilpositionen einheitlich eine um 0° und/oder 180° und für gerade Halbleiterbauteilpositionen in den Bauteilzeilen und den Bauteilspalten eine gegenüber der Ausrichtung der Halbleiterchips einheitlich um 90° und/oder einheitlich um 270° verdrehte Ausrichtung vorgesehen wird.

Somit wird die unterschiedliche, vorgegebene Rotation in den geraden und den ungeraden Halbleiterbauteilpositionen mittels eines vorgegebenen Umverdrahtungsplanes für einen mehrlagigen Umverdrahtungssubstratstreifen durchgeführt und ein Verdrehen von Halbleiterchips vermieden. Das bedeutet, dass der mehrla-

gige Umverdrahtungssubstratstreifen zwar komplexer aufgebaut ist, zumal er die geforderte unterschiedliche Rotation von Anordnungen von Außenkontakten über entsprechend strukturierte Umverdrahtungsleitungen und Durchkontakte realisiert, besteht der Vorteil darin, dass die Bestückung des Umverdrahtungssubstratstreifens in den Bauteilgruppen vereinfacht wird, zumal die Halbleiterchips einer Bauteilgruppe einheitlich ausgerichtet bleiben können.

Bei einer weiteren Durchführungsvariante des Verfahrens stehen zum Aufbringen von unterschiedlich ausgerichteten und angeordneten Halbleiterchips auf einem Umverdrahtungssubstratstreifen ein in Halbleiterchips getrennter Wafer zur Verfügung. Dieser Wafer weist in x- und y-Anordnung, sowie in Rotationsausrichtung vorbereitend ausgerichtete und angeordnete Halbleiterchips auf. Diese werden von einem Bestückungsautomaten in der vorgegebenen Anordnung und Ausrichtung des Wafers auf die Oberseite des Umverdrahtungssubstratstreifens aufgebracht.

Dieses Verfahren mit einem bereits für das Aufbringen auf die Oberseite eines Umverdrahtungssubstratstreifens vorbereiteten Halbleiterwafers hat den Vorteil, dass mit einem Standardbestückungsautomaten ohne jede zusätzliche Rotation die Bestückung des Umverdrahtungssubstratstreifens mit Halbleiterchips, die unterschiedlich ausgerichtet sind, in den Bauteilpositionen einer Bauteilgruppe durchgeführt werden kann. Der gleiche Vorteil ergibt sich, wenn in einer weiteren Durchführungsvariante des Verfahrens eine Folie mit flächig angeordneten Halbleiterchips oder ein Transportgurt mit linear angeordneten Halbleiterchips zur Verfügung steht, die in x-, y-Anordnung und/oder in Rotationsausrichtung vorbereitend ausgerichtete und angeordnete Halbleiterchips aufweisen. Auch

von einer derartigen Folie bzw. einem derartigen Transportgurt können die Halbleiterchips mit einem Standardbestückungsautomaten ohne jede zusätzliche Rotation in vorgegebener Anordnung und Ausrichtung auf die Oberseite des Umverdrahtungssubstratstreifens aufgebracht werden.

Eine weitere Verfahrensvariante sieht vor, dass zum Aufbringen von unterschiedlich ausgerichteten und angeordneten Halbleiterchips auf dem Umverdrahtungssubstratstreifen ein in x- und in y-Anordnung, sowie Rotationsausrichtung programmierbarer Bestückungsautomat eingesetzt wird. Dieser Bestückungsautomat nimmt angeordnete und gleichförmig ausgerichtete Halbleiterchips von einem in Halbleiterchips getrennten Wafer oder von einer einheitlich mit Halbleiterchips bestückten Folie oder aus einem Transportgurt auf, und verbringt sie nach einem vorgesehenen Anordnungs- und Ausrichtungsplan beim Bestücken des Umverdrahtungssubstratstreifens programmgemäß auf diesen auf. Bei dieser Verfahrensvariante ist zwar ein höherer Aufwand für die Auslegung und Konstruktion des programmierbaren Bestückungsautomaten erforderlich, jedoch können die Halbleiterchips in standardisierter Weise auf einem Wafer oder auf einer Folie in einem Transportgurt vorgesehen werden.

Bei einer weiteren Verfahrensvariante werden die Halbleiterchips in den Bauteilgruppen mit Flipchip-Kontakten ausgestattet. Die Herstellung von Verbindungen zwischen Halbleiterchip und dem Umverdrahtungssubstratstreifen wird auf der Oberseite des Umverdrahtungssubstratstreifens für Flipchip-Kontakte mittels eines Lötprozesses erfolgen. Ein derartiges Aufbringen von Halbleiterchips hat den Vorteil, dass auf eine Kunststoffeinbettung der Halbleiterchips mit Flipchip-Kontakten evtl. verzichtet werden kann. Darüber hinaus ist ein Lötpro-

zess ein paralleler Fertigungsschritt, bei dem gleichzeitig eine Vielzahl von elektrischen Verbindungen zwischen einer Umverdrahtungsstruktur eines Umverdrahtungssubstratstreifens und Flipchip-Kontakten von Halbleiterchips hergestellt werden
5 kann.

Eine weitere Verfahrensvariante sieht vor, dass die Halbleiterchips mit ihren Rückseiten auf die Halbleiterbauteilpositionen aufgebracht werden. Danach wird das Herstellen von
10 Verbindungen zwischen den Halbleiterchips und einer Umverdrahtungsstruktur des Umverdrahtungssubstratstreifens mittels Bondtechnik durchgeführt. Bei diesem Verfahren werden Kontaktflächen auf der aktiven Oberseite des Halbleiterchips mit entsprechenden Kontaktanschlussflächen oder Bondfingern
15 auf der Umverdrahtungsstruktur des Umverdrahtungssubstratstreifens mittels Bonddrähten hergestellt. Dieses ist ein serielles Verfahren, bei dem nacheinander eine Bondverbindung nach der anderen aufgebracht wird und die Bonddrähte anschließend in eine Kunststoffgehäusemasse mit den Halbleiterchips zusammen und unter Abdecken der Oberseite des Umverdrahtungssubstratstreifens erfolgt, um die Bondverbindungen vor Beschädigungen zu schützen.
20

Um die Prüfkontaktflächen und/oder die Außenkontaktflecken zu
25 veredeln, können diese mit einer Goldlegierung selektiv beschichtet werden. Eine derartige selektive Beschichtung kann mittels Aufdampfen, Zerstäuben oder Sputtern unter Verspiegelung der gesamten Flächen einer Bauteilgruppe einer Umverdrahtungsstruktur erfolgen, nachdem vorher bereits eine
30 strukturierte Fotolackschicht aufgebracht wurde. Anschließend wird die Goldschicht an Flächen, die nicht zu Vergolden sind, durch Abheben oder Aufquellen des Photolackes entfernt. Eine weitere Möglichkeit besteht darin, von vornherein eine Me-

tallbeschichtung auf dem Substratstreifen vorzusehen, die eine Grundmetallisierung beispielsweise aus Kupfer aufweist, und eine Beschichtung aus einer Goldlegierung besitzt, um anschließend durch entsprechende Photolithographieschritte diese mehrlagige Metallschicht mittels Nassätzen oder Plasmaabtragen zu strukturieren.

Wenn für die vorgesehenen Tests die Prüfflächen als solche nicht ausreichen für eine entsprechende Kontaktierung, so können in einer weiteren Durchführungsvariante des Verfahrens Lotbälle auf die Prüfkontakte aufgelötet werden, bevor die Tests durchzuführen sind. Die Kontaktierung der Lotbälle auf den Prüfkontaktflächen hat darüber hinaus den Vorteil, dass die Außenkontaktflächen und/oder die Außenkontakte des Produktgehäuses geschont werden.

Nachdem mit dem oben geschilderten Verfahren und/oder Verfahrensvarianten ein Umverdrahtungssubstratstreifen hergestellt und getestet wurde, kann ein Auftrennen des Umverdrahtungssubstratstreifens in einzelne Halbleiterbauteile erfolgen und sich ein Aussortieren der als defekt markierten Halbleiterbauteile anschließen.

Zusammenfassend ist festzustellen, dass bei dem erfindungsgemäßen Substratstreifen der noch verfügbare Platz innerhalb einer Bauteilgruppe für zusätzliche Prüfkontaktflächen oder Prüfkontakte genutzt wird. Dabei werden eigene Flächen direkt neben den Halbleiterbauteilen für die zusätzlichen Prüfkontakte und Prüfkontaktflächen vorgesehen. Dieser Teil des Umverdrahtungssubstratstreifens in Form von Sägestreifen wird durch zusätzliche Sägelinien oder Sägespuren beim Auftrennen des Umverdrahtungssubstratstreifens in einzelne Halbleiterbauteile entfernt. Durch eine Drehung der Halbleiterbauteile

auf dem Umverdrahtungssubstratstreifen wird die zusätzlich nutzbare Fläche in den Sägestreifen dann auch auf eine zweite Richtung erweitert, sodass die verfügbare Fläche z.B. bei Halbleiterbauteilen mit Anschlüssen an zwei Kanten optimiert ist. Durch das Drehen der Halbleiterchips, sowie durch ein teilweises Verlegen von Testkontakten oder von Testkontaktflächen in den Bereich außerhalb der Bauteilgruppe wird die verfügbare Kontakt- und Verdrahtungsfläche auf die Testautomaten zugreifen können vergrößert.

Die Schritte zwischen den Bauteilzeilen und Bauteilspalten Sägestreifen für Prüfkontaktflächen und außerhalb der Bauteilgruppe Testkontaktflächen vorzusehen, können gemeinsam oder getrennt je nach Anforderungen an den Umverdrahtungssubstratstreifen und die Messtechnik eingesetzt werden.

Die Erfindung wird nun anhand der beigefügten Figuren näher erläutert.

Figur 1 zeigt eine schematische Draufsicht auf einen Umverdrahtungssubstratstreifen gemäß einer ersten Ausführungsform der Erfindung,

Figur 2 zeigt eine Prinzipskizze einer Anordnung von Prüfkontaktflächen einer Bauteilgruppe eines Umverdrahtungssubstratstreifens gemäß einer zweiten Ausführungsform der Erfindung,

Figur 3 zeigt eine schematische Drausicht auf einen Umverdrahtungssubstratstreifen der zweiten Ausführungsform der Erfindung gemäß Figur 2.

Figur 1 zeigt eine schematische Draufsicht auf einen Substratstreifen 23 eines Umverdrahtungssubstratstreifens 100 gemäß einer ersten Ausführungsform der Erfindung. Der rechte Teil der Draufsicht zeigt eine geschlossene Kunststoffabdeckung 17, die den Bereich 26 einer Bauteilgruppe 5 abdeckt. Die Details der Bauteilgruppe 5 werden in der linken Bildhälfte auf dem Umverdrahtungssubstratstreifen 100 gezeigt, wobei die Kunststoffabdeckung 17 weggelassen ist. In dieser ersten Ausführungsform der Erfindung sind unter der Kunststoffabdeckung 17 neun Halbleiterbauteile 3 angeordnet. Die Anordnung gliedert sich in drei Bauteilzeilen 29 und drei Bauteilspalten 30. Die neun Halbleiterbauteile 3 sind auf neun Halbleiterbauteilpositionen 2 angeordnet. Markierungspunkte 7 markieren die Ausrichtung der Halbleiterbauteile 3 in den Halbleiterbauteilpositionen 2, wobei zwischen einer ersten Ausrichtung A und einer um dazu um 90° gedrehten Ausrichtung B, zu unterscheiden ist.

Die Bezugszeichen 12 kennzeichnen Sägespuren, mit denen der Umverdrahtungssubstratstreifen 100 in einzelne Halbleiterbauteile 3 getrennt wird. Jeweils zwei Sägespuren 12 trennen aus dem Umverdrahtungssubstratstreifen 100 Sägestreifen 18 heraus. Diese weisen auf der Rückseite 6, welche der hier gezeigten Oberseite 31 des Umverdrahtungssubstratstreifens 100 gegenüber liegt, Prüfkontaktflächen 13 auf. In der Ausschnittsvergrößerung 20 am oberen rechten Bildrand wird ein Ausschnitt der Rückseite 6 einer Halbleiterbauteilposition mit Sägestreifen 18 und Prüfkontaktflächen 13, die Prüfkontakte 19 tragen können, gezeigt.

30

Die linke Hälfte der Figur 1 zeigt die Bauteilgruppe ohne die Kunststoffabdeckung 17 und gibt damit einen Blick auf die Halbleiterchips 4 frei, die in dieser Ausführungsform der Er-

findung quadratische Flächen aufweisen und mit Flipchip-Kontakten ausgestattet sein können. Jede Halbleiterbauteilposition 2 ist jedoch rechteckig, weil zu der Fläche der Halbleiterchips 4 noch Sägestreifenabschnitte auf zwei gegenüberliegenden Randseiten 22 der Halbleiterbauteile 3 hinzukommen. Diese rechteckige Fläche entspricht einem Debug-Gehäuse, während die quadratische Fläche in jeder der Halbleiterbauteilpositionen 2 die Größe eines Produktgehäuses kennzeichnet, das entsteht, wenn entlang der Sägespuren 12 der Umverdrahtungssubstratstreifen 100 auseinandergetrennt wird.

Durch den Bereich 8 der Sägestreifen 18 wird eine Fläche für Prüfkontaktflächen 13, wie sie in der Ausschnittsvergrößerung 20 zu sehen sind, bereit gestellt, die jedoch beim Auftrennen des Umverdrahtungssubstratstreifens 100 nicht zum Produktgehäuse gehören. Die Prüfkontaktflächen 13 auf der Rückseite 6, wie in der Ausschnittsvergrößerung 20 gezeigt, dienen dazu, die Funktionsfähigkeit der Halbleiterbauteile 3 bzw. der Halbleiterchips 4 zu testen, ohne dass die Außenkontakte 9 des Produktgehäuses auf der Rückseite 6 der Umverdrahtungssubstratstreifen 100 beschädigt werden.

Die Anordnungen in x- und y-Richtung einer Bauteilgruppe 5, wie sie auf der linken Hälfte der Figur 1 gezeigt werden, sind dadurch charakterisiert, dass die nächsten Nachbarn eines in einer ersten Ausrichtung A angeordneten Halbleiterbauteils eine um einheitlich 90° oder einheitlich um 270° gedrehte zweite Ausrichtung B aufweisen. In der ersten Ausführungsform der Figur 1 sind nur auf den Sägestreifenabschnitten zwischen den Produktionsgehäusen und nicht auf den Kreuzungsflächen 32 der Sägestreifen 18 Prüfkontaktflächen oder Prüfkontakte vorgesehen.

Diese erste Ausführungsform der Erfindung weist zusätzlich in einem Randbereich 15 des Umverdrahtungssubstratstreifens 100 eine Steckkontaktleiste 16 auf, die über eine Bündel 21 von Umverdrahtungsleitungen mit den Prüfkontaktflächen und/oder den Außenkontakten der Bauteilgruppe 5 elektrisch in Verbindung steht. Diese Steckkontaktleiste 16 dient dazu, Temperaturzyklentests, wie einen "burn-in"-Test, gleichzeitig für jeweils eine Bauteilgruppe 5 zu ermöglichen. Die Breite b eines Sägestreifens richtet sich danach, wie viele Reihen an Prüfkontaktflächen 13 für das Prüfen der Halbleiterchips 4 in den Halbleiterbauteilpositionen erforderlich sind.

In der Ausführungsform gemäß Figur 1 sind zwei Reihen Prüfkontaktflächen 13 auf den Sägestreifen 18 auf der Rückseite 6 des Umverdrahtungssubstratstreifens 100 vorgesehen, wie es in der Ausschnittsvergrößerung 20 gezeigt wird. Die Ausschnittsvergrößerung 20 zeigt weiterhin, dass die Außenkontakte 9 auf der Rückseite 6 des Umverdrahtungssubstratstreifens 100 in jeder der Halbleiterbauteilpositionen 2 in Außenkontaktzeilen 11 und Außenkontaktspalten 14 angeordnet sind. Ferner zeigt die Ausschnittsvergrößerung 20, dass die gesamte Unterseite des Produktgehäuses in einem vorgegebenem Rastermaß bei vorgegebener Schrittweite in Matrixform von Außenkontakten bedeckt ist. Die Außenkontakte 9 sind in dieser Ausführungsform der Erfindung auf Außenkontaktflecken 10 aufgelötete Lotbälle 28.

Die linke Hälfte der Figur 1 zeigt darüber hinaus, dass in den Bauteilzeilen 29 und den Bauteilspalten 30 jeweils auf den ungeraden Halbleiterbauteilpositionen 2 erste Halbleiterchips 4 mit der Ausrichtung A angeordnet sind, und auf geraden Halbleiterbauteilpositionen 2 zweite Halbleiterchips 42 mit der Ausrichtung B angeordnet sind. Diese Anordnung der

Halbleiterbauteile ergibt ein Parallel- Stab Parkettmuster für die Debug-Gehäuse, wobei einerseits die quadratischen Kreuzungsflächen 32 mit der Randseite b charakteristisch sind und andererseits die größeren Rechteckflächen des jeweiligen zugehörigen Debug-Gehäuses das Parkettmuster kennzeichnen.

Figur 2 zeigt eine Prinzipskizze einer Anordnung von Prüfkontaktflächen 13 einer Bauteilgruppe 5 eines Umverdrahtungssubstratstreifens gemäß einer zweiten Ausführungsform der Erfindung. Komponenten mit gleichen Funktionen wie in Figur 1 werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erörtert.

In dieser zweiten Ausführungsform befinden sich die Prüfkontaktflächen 13 ebenfalls auf der Rückseite 6 eines Umverdrahtungssubstratstreifens. Die Prüfkontaktflächen 13 sind auf den Sägestreifen 18 mit der Breite b angeordnet. Die Außenkontur des Debug-Gehäuses ist jedoch nicht mehr rechteckförmig sondern Doppel-T-förmig. Durch diese spezielle Form des Debug-Gehäuses ist es möglich, die Kreuzungsflächen 32 der Sägestreifen 18 ebenfalls für das Anbringen von Prüfkontaktflächen 13 auszuschöpfen. Die Zuordnung der Prüfkontaktflächen 13 in den Kreuzungsflächen 32 ist so gestaltet, dass ein Viertel der Anzahl der Prüfkontaktflächen 13 in den Kreuzungsflächen 32 zu jeweils einem der benachbarten Debug-Gehäuse hinzukommt. Damit wird die Fläche der Sägestreifen optimal und vollständig für das Anordnen von Prüfkontaktflächen ausgenutzt. Die gegeneinander um 90° gedrehten Ausrichtungen A und B, sowie die alternierende Anordnung von ersten Halbleiterchips 41 und zweiten Halbleiterchips 42 in den Bauteilzeilen 29 und Bauteilspalten 30 wird wie in der ersten Ausführungsform beibehalten.

Figur 3 zeigt eine schematische Draufsicht auf einen Um-
verdrahtungssubstratstreifen 200 der zweiten Ausführungsform
der Erfindung gemäß Figur 2. Komponenten mit gleichen Funkti-
onen, wie in den vorhergehenden Figuren, werden mit gleichen
5 Bezugszeichen gekennzeichnet und nicht extra erörtert.

Mit Figur 3 wird auf der linken Bildhälfte, die ohne Kunst-
stoffabdeckung 17 dargestellt ist, die veränderte Außenkontur
der Debug-Gehäuse gezeigt, die es ermöglicht, auch die Kreu-
10 zungsflächen 32 für das Anbringen von Prüfkontakten 13 zu
nutzen. Die erste Ausrichtung A der ersten Halbleiterchips 41
und die zweite Ausrichtung B der zweiten Halbleiterchips 42
bleibt unverändert. Da die Debug-Gehäuse an sich nicht ver-
einzelt werden, sind weiterhin gerade Sägespuren 12 entlang
15 der gestrichelten Linien 24 möglich, um aus dem Umverdrah-
tungssubstratstreifen 200 quadratische Halbleiterbauteile mit
entsprechenden Außenkontakten 9 herauszusägen.

Patentansprüche

1. Umverdrahtungssubstratstreifen mit mehreren Halbleiterbauteilpositionen (2) für Halbleiterbauteile (3), die in mehreren Bauteilzeilen (29) und Bauteilspalten (30) angeordnete Halbleiterchips (4) unterteilt durch Sägenspuren (12) angeordnet sind, wobei mehrere Halbleiterbauteilpositionen (2) zu einer Bauteilgruppe (5) zusammengefasst sind, wobei die Bauteilgruppe (5) mehrere Halbleiterchips (4) der Halbleiterbauteile (3) auf einer Oberseite (31) des Umverdrahtungssubstratstreifens (100) aufweist, und wobei innerhalb einer Bauteilgruppe (5) zwischen den Bauteilzeilen (29) und Bauteilspalten (30) Sägestreifen (18) vorgesehen sind, die Prüfkontaktflächen (13) aufweisen, wobei die Halbleiterbauteilpositionen (2) mit den Prüfkontaktflächen (13) derart zueinander ausgerichtet sind, dass sich ein Parkettierungsmuster gemäß einem Parallel-Stab Parkettmuster ergibt und die Anordnungen von Außenkontakten (9) und Prüfkontaktflächen (13) auf der Rückseite (6) des Umverdrahtungssubstratstreifens (100) entsprechend zueinander in der Weise ausgerichtet sind, dass die Anordnungen von vier nächsten Nachbarn eines Halbleiterbauteils (3) um einheitlich 90° oder um einheitlich 270° gegenüber der einen Anordnung entsprechend einem vorgegebenen Plan gedreht sind.
2. Umverdrahtungssubstratstreifen nach Anspruch 1, dadurch gekennzeichnet, dass die Bauteilzeilen (29) und Bauteilspalten (30) erste und zweite Halbleiterchips (41, 42) aufweisen, wobei sich die ersten und zweiten Halbleiterchips (41, 42) in ihren Ausrichtungen (A, B) unterscheiden, und wobei die ersten

Halbleiterchips (41) eine erste Ausrichtung (A) aufweisen, und wobei die zweiten Halbleiterchips (42) einheitlich um 90° oder einheitlich um 270° gegenüber der ersten Ausrichtung A gedreht eine zweite Ausrichtung B aufweisen, und wobei die ersten und zweiten Halbleiterchips (41, 42) in den Bauteilzeilen (29) und Bauteilspalten (30) alternierend angeordnet sind.

3. Umverdrahtungssubstratstreifen nach Anspruch 1 oder Anspruch 2,

dadurch gekennzeichnet, dass auf einer der Oberseite (31) gegenüberliegenden Rückseite (6) des Umverdrahtungssubstratstreifens (100) in den Halbleiterbauteilpositionen (2) Außenkontakte (9) aufweisende Außenkontaktflecken (10) angeordnet sind und wobei die Außenkontaktflecken (10) über Umverdrahtungsleitungen mit den Prüfkontaktflächen (13), auf den Sägestreifen (18) elektrisch in Verbindung stehen.

4. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass in den Halbleiterbauteilpositionen (2) die Prüfkontaktflächen (13) auf Sägestreifenabschnitten, die zu zwei gegenüberliegenden Randseiten (22) der Halbleiterbauteile (3) angeordnet sind, der jeweiligen Halbleiterbauteilposition (2) zugeordnet sind.

5. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass die Sägestreifen (18) horizontal entlang der Bauteilzeilen (29) und vertikal entlang der Bauteilspalten (30)

angeordnet sind und jeweils eine Kreuzungsfläche (32) bilden, die eine Anzahl von Prüfkontaktflächen (13) aufweist, wobei ein Viertel dieser Prüfkontaktflächen (13) auf einer Kreuzungsfläche (32) jeweils eine der vier angrenzenden Halbleiterbauteilpositionen (2) zugeordnet sind.

6. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass eine oder mehrere Bauteilgruppen (5) auf dem Umverdrahtungssubstratstreifen (100) hintereinander und/oder nebeneinander aufgereiht sind, und vorzugsweise eine oder mehrere Kunststoffabdeckungen (17) aufweisen.

7. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass in den Halbleiterbauteilpositionen (2) Außenkontakte (9) aufweisende Außenkontaktflecken (10) in einer Außenkontaktfleckenmatrix mit Außenkontaktzeilen (11) und Außenkontaktspalten (14) angeordnet sind.

8. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass die Halbleiterchips (4) über Flipchip-Kontakte oder über Bonddrahtverbindungen elektrisch mit dem Umverdrahtungssubstratstreifen (100) in Verbindung stehen.

9. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass

der Umverdrahtungssubstratstreifen (100) auf seiner Rückseite (6) außerhalb des Bereichs (26) einer Bauteilgruppe (5) Bereiche mit freiliegenden Testkontaktflächen aufweist, wobei die Testkontaktflächen über Umverdrahtungsleitungen mit den Prüfkontaktflächen (13) in den Sägestreifen (18) und/oder den Außenkontaktflecken (10) der Halbleiterbauteile (3) elektrisch in Verbindung stehen.

10. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Umverdrahtungssubstratstreifen (100) in einem Randbereich (15) eine Steckkontaktleiste (16) mit Steckkontaktflächen aufweist, wobei die Steckkontaktflächen mit den Prüfkontaktflächen (13) und/oder mit Testkontaktflächen und/oder den Außenkontaktflecken (10) elektrisch in Verbindung stehen.

11. Umverdrahtungssubstratstreifen nach Anspruch 10, dadurch gekennzeichnet, dass die Steckkontaktleiste (16) des Umverdrahtungssubstratstreifens (100) für einen Temperaturzyklentest bzw. "burn-in" Test vorgesehen ist.

12. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Prüfkontaktflächen (13) Prüfkontakte (19) tragen.

13. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass

die Prüfkontaktflächen (13) eine Goldbeschichtung aufweisen.

14. Umverdrahtungssubstratstreifen nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass
der Umverdrahtungssubstratstreifen (100) in den Halbleiterbauteilpositionen (2), Stapel aus einem Logikchip und einem Speicherchip aufweist, wobei über die Prüfkontaktflächen (13) und/oder über freiliegende Testkontaktflächen und/oder über Prüfkontakte (19) und/oder über Steckkontaktleisten (16), sowohl die Speicherfunktionen des Speicherchips, als auch die Logikfunktionen des Logikchips prüfbar sind.
15. Halbleiterbauteil, das durch Auftrennen des Umverdrahtungssubstratstreifens (100) nach einem der Ansprüche 1 bis 14 gebildet ist und somit auf gegenüberliegenden Randseiten (22) durchtrennte Umverdrahtungsleitungen, die zu Prüfkontaktflächen (13) auf Sägestreifen (18) des Umverdrahtungssubstratstreifens (100) führten, aufweist.
16. Verfahren zur Herstellung eines Umverdrahtungssubstratstreifens (100) mit mehreren Bauteilgruppen (5), wobei die Bauteilgruppen (5) in x-Richtung in Bauteilzeilen (29) und in y-Richtung in Bauteilspalten (30) angeordnete Halbleiterbauteilpositionen (2) mit Halbleiterchips (4) aufweisen, und wobei das Verfahren folgende Verfahrensschritte aufweist:
- Bereitstellen eines auf seiner Rückseite (6) metallbeschichteten Substratstreifens (23),
 - Aufbringen einer Umverdrahtungsstruktur auf dem metallbeschichteten Substratstreifen (23), wobei die

Umverdrahtungsstruktur Außenkontaktflecken (10) in den Halbleiterbauteilpositionen (2) und Prüfkontaktflächen (13) im Bereich (8) von Sägestreifen (18) zwischen den Halbleiterbauteilpositionen (2) aufweist,

- Aufbringen von Halbleiterchips (4) auf die Oberseite (31) des Umverdrahtungssubstratstreifens (100) in den Halbleiterbauteilpositionen (2), in der Weise, dass zunächst jede ungerade Halbleiterbauteilposition (2) in den Bauteilzeilen (29) und den Bauteilspalten (30) mit einem ersten Halbleiterchip (41) in einer ersten Ausrichtung (A) bestückt wird und anschließend die verbliebenen geraden Halbleiterbauteilpositionen (2) mit einem zweiten Halbleiterchip (42) in einer zweiten gegenüber der ersten Ausrichtung (A) einheitlich um 90° oder einheitlich um 270° verdrehten zweiten Ausrichtung (B) bestückt werden, sodass ein Stab Parkettmuster nach vorgegebenem Plan in x- und y-Richtung gebildet wird,
- Herstellen von Verbindungen zwischen den Halbleiterchips (4) und der Umverdrahtungsstruktur,
- Aufbringen von Außenkontakten (9) in den Halbleiterbauteilpositionen (2) auf die Außenkontaktflecken (10) der Umverdrahtungsstruktur auf der Rückseite (6) des Umverdrahtungssubstratstreifens (100),
- Durchführen von Funktionstests der in Bauteilgruppen (5) zusammengefassten Halbleiterchips (4) unter Kontaktieren der Prüfkontaktflächen (13),
- Markieren von defekten Halbleiterbauteilen (3) auf dem Umverdrahtungssubstratstreifen (100).

17. Verfahren nach Anspruch 16,
dadurch gekennzeichnet, dass
die Halbleiterchips (4) gleichförmig und einheitlich
ausgerichtet auf die Oberseite (31) des Umverdrahtungs-
substratstreifens (100) aufgebracht werden und eine Um-
verdrahtungsstruktur auf dem Umverdrahtungsleitungen
vorgesehen wird, wie in den Halbleiterbauteilpositionen
(2) des Umverdrahtungssubstratstreifens (100) eine Aus-
richtung der Anordnung von Außenkontakten (9) gegenüber
der Ausrichtung der Halbleiterchips in den Bauteilzeilen
(29) und den Bauteilspalten (30) für ungerade Halblei-
terbauteilpositionen (2) einheitlich eine um 0° und/oder
180° und für gerade Halbleiterbauteilpositionen (2) eine
gegenüber der Ausrichtung der Halbleiterchips einheit-
lich um 90° und/oder einheitlich um 270° verdrehte Aus-
richtung vorsieht, sodass die vorgegebene Rotation in
den Halbleiterbauteilpositionen (2) mittels eines vorge-
gebenen Umverteilungsplanes für einen mehrlagigen Um-
verdrahtungssubstratstreifen (100) durchgeführt wird.

18. Verfahren nach Anspruch 16,
dadurch gekennzeichnet, dass
zum Aufbringen von unterschiedlich ausgerichteten und
angeordneten Halbleiterchips (4) auf dem Umverdrahtungs-
substratstreifen (100) ein in Halbleiterchips (4) ge-
trennter Wafer zur Verfügung steht, der in x- und y-
Anordnung, sowie in Rotationsausrichtung vorbereitend
ausgerichtete und angeordnete Halbleiterchips (4) auf-
weist, die von einem Bestückungsautomaten in dieser vor-
gegebenen Anordnung und Ausrichtung des Wafers auf die
Oberseite (31) des Umverteilungssubstratstreifens (100)
aufgebracht werden.

19. Verfahren nach Anspruch 16,
dadurch gekennzeichnet, dass
zum Aufbringen von unterschiedlich ausgerichteten und
angeordneten Halbleiterchips (4) auf dem Umverdrahtungs-
5 substratstreifen (100) eine Folie mit Halbleiterchips
(4) zur Verfügung steht, die in x- und y-Anordnung sowie
in Rotationsausrichtung vorbereitend ausgerichtetete und
angeordnete Halbleiterchips (4) aufweist, die von einem
Bestückungsautomaten in dieser vorgegebenen Anordnung
10 und Ausrichtung auf die Oberseite (31) des Umvertei-
lungssubstratstreifens (100) aufgebracht werden.

20. Verfahren nach Anspruch 16,
dadurch gekennzeichnet, dass
15 zum Aufbringen von unterschiedlich ausgerichteten und
angeordneten Halbleiterchips (4) auf dem Umverdrahtungs-
substratstreifen (100) ein in x-, y-Anordnung und Rota-
tionsausrichtung programmierbarer Bestückungsautomat
eingesetzt wird, der einheitlich angeordnete und gleich-
20 förmig ausgerichtetete Halbleiterchips (4) von einem in
Halbleiterchips (4) getrennten Wafer oder von einer ein-
heitlich mit Halbleiterchips (4) bestückten Folie auf-
nimmt und der den vorgesehenen Anordnungs- und Ausrich-
tungsplan beim Bestücken des Umverdrahtungssubstrat-
25 streifens (100) programmgemäß durchgeföhrt.

21. Verfahren nach einem der Ansprüche 16 bis 20,
dadurch gekennzeichnet, dass
die Halbleiterchips (4) in den Bauteilgruppen (5) Halb-
30 leiterchips (4) mit Flipchip-Kontakten sind und die Her-
stellung von Verbindungen zwischen Halbleiterchips (4)
und einer Umverdrahtungsstruktur auf der Oberseite (31)

des Umverdrahtungssubstratstreifens (100) mittels eines Lötprozesses erfolgt.

22. Verfahren nach einem der Ansprüche 16 bis 20,
5 dadurch gekennzeichnet, dass
die Halbleiterchips (4) mit ihren Rückseiten auf die
Halbleiterbauteilpositionen (2) aufgebracht werden, und
das Herstellen von Verbindungen zwischen Halbleiterchips
10 (4) und einer Umverdrahtungsstruktur auf der Oberseite
(31) des Umverdrahtungssubstratstreifens (100) mittels
Bondtechnik erfolgt.
23. Verfahren nach einem der Ansprüche 16 bis 22,
dadurch gekennzeichnet, dass
15 auf die Bauteilgruppen (5) nach dem Herstellen der Ver-
bindungen zwischen Halbleiterchips (4) und Umverdrah-
tungssubstratstreifen (100) Kunststoffabdeckungen (17)
aufgebracht werden, welche die Halbleiterchips (4) in
eine Kunststoffmasse einbetten.
- 20 24. Verfahren nach einem der Ansprüche 16 bis 23,
dadurch gekennzeichnet, dass
die Prüfkontaktflächen (13) und/oder die Außenkontakt-
flecken (10) der Umverdrahtungsstruktur mit einer Gold-
25 legierung selektiv beschichten werden.
25. Verfahren nach einem der Ansprüche 16 bis 24,
dadurch gekennzeichnet, dass
auf die Prüfkontaktflächen (13) Lotbälle (28) als Prüf-
30 kontakte (19) aufgelötet werden.
26. Verfahren zur Herstellung von Halbleiterbauteilen (3),
das nachfolgende Verfahrensschritte aufweist:

- Herstellen eines Umverdrahtungssubstratstreifens (100) nach einem der Ansprüche 16 bis 25,
- Auftrennen des Umverdrahtungssubstratstreifens (100) in einzelne Bauteile und
- 5 - Aussortieren der als defekt markierten Halbleiterbauteile (3).

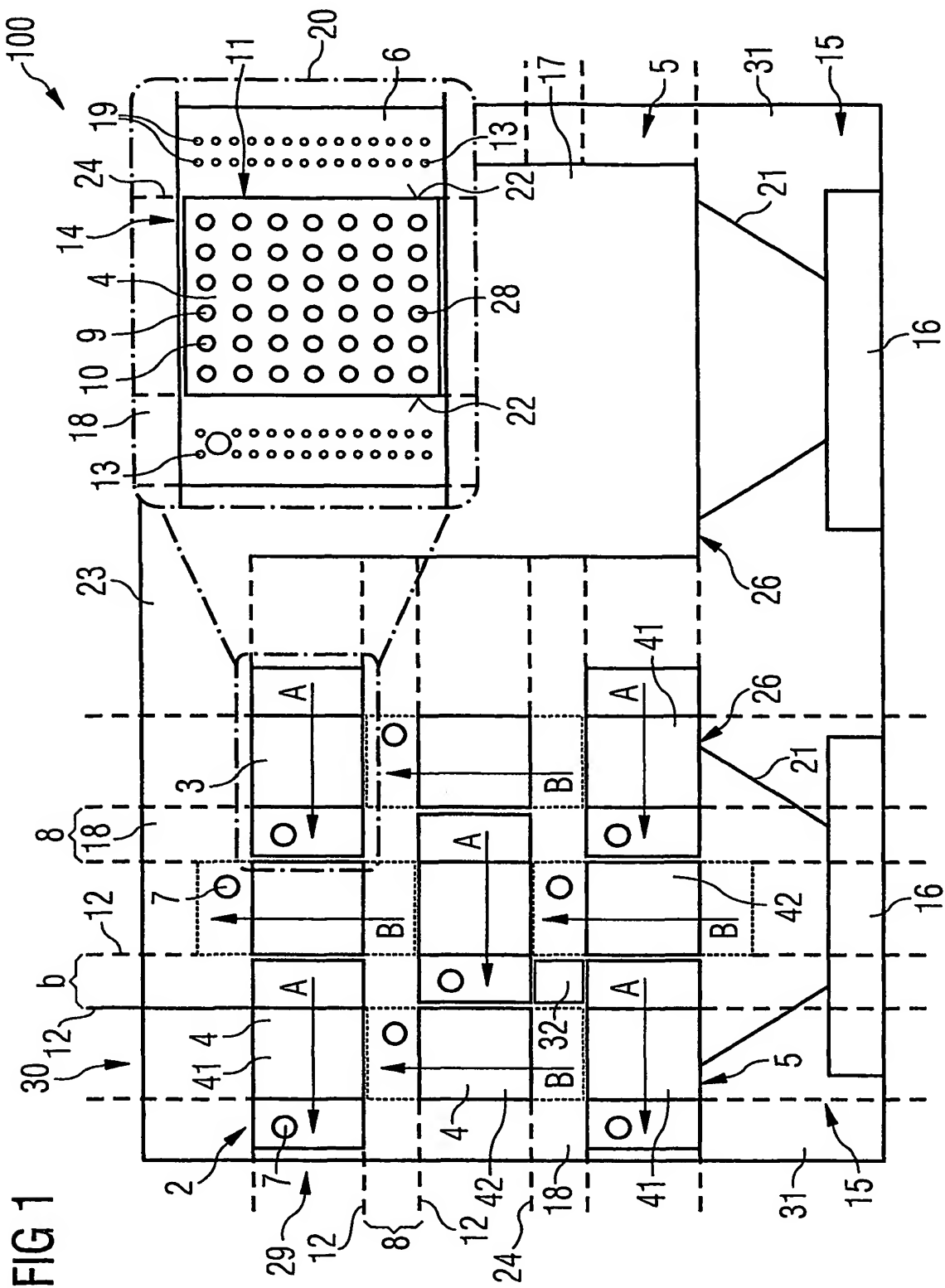
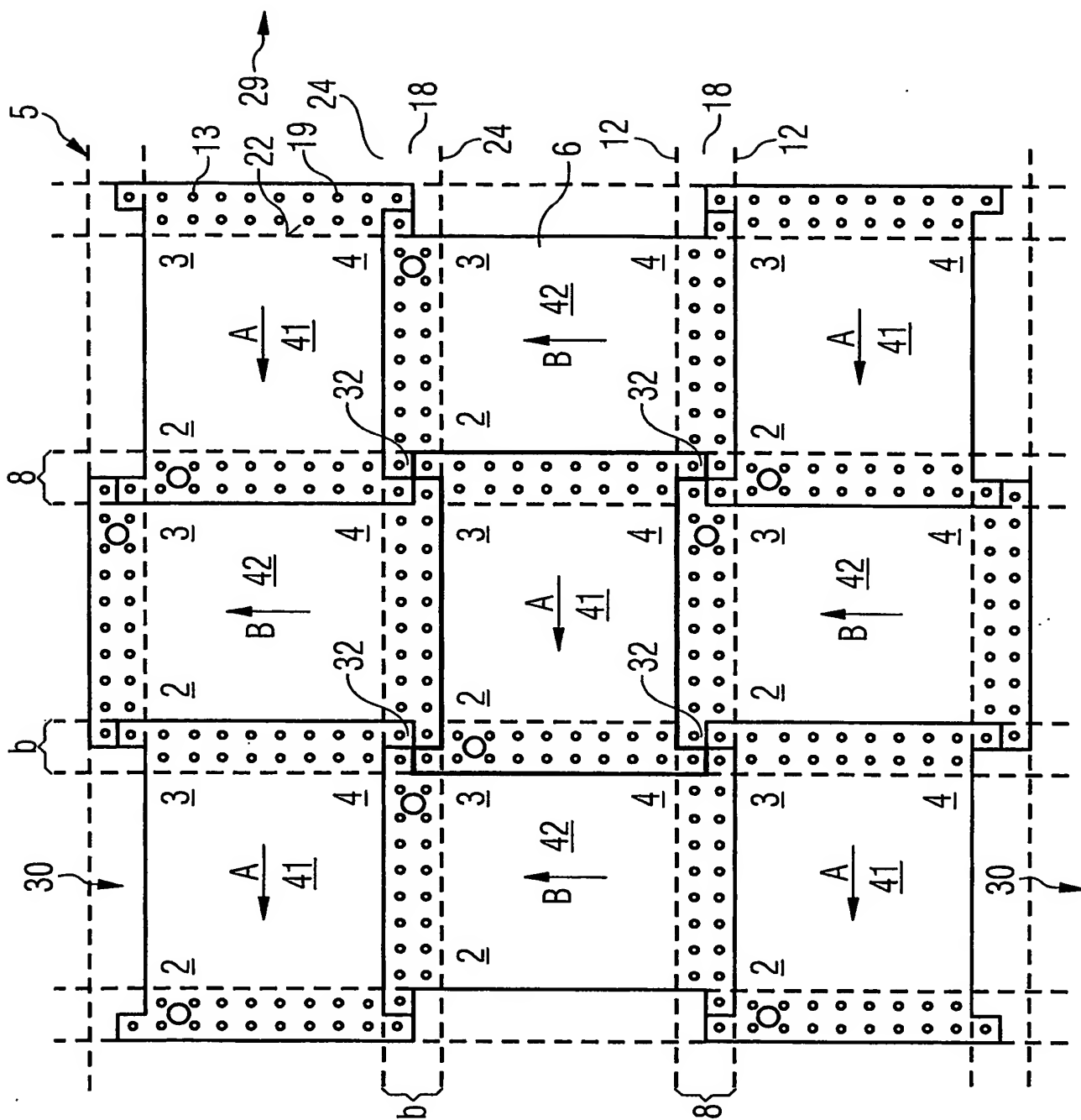
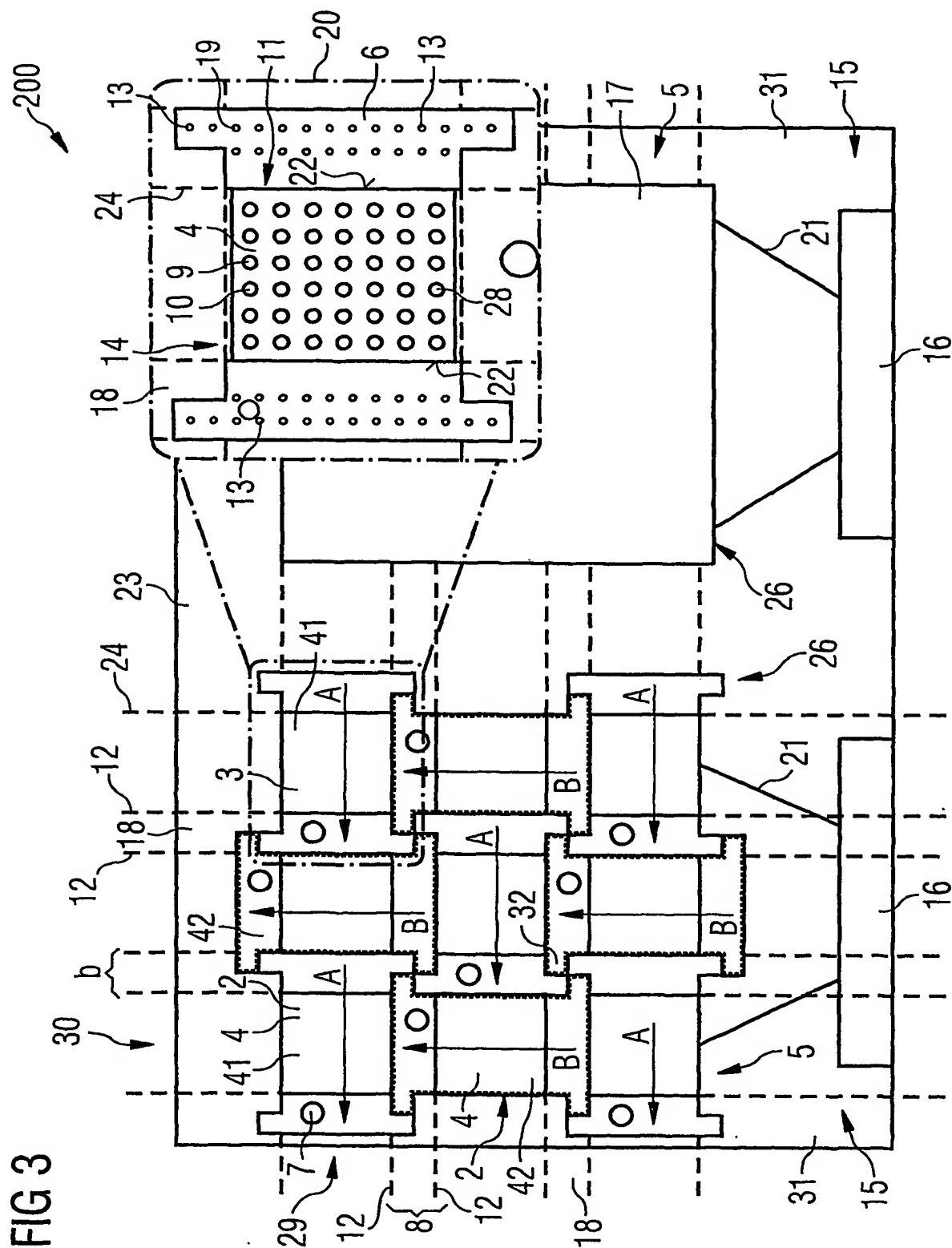


FIG 2





INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE2005/000714

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 G01R1/04

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G01R H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC, IBM-TDB

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 380 729 B1 (SMITH JOHN STEPHEN) 30 April 2002 (2002-04-30) abstract column 5, line 9 - line 20 figures 15-17	1,16
A	US 2003/237061 A1 (MILLER CHARLES A ET AL) 25 December 2003 (2003-12-25) abstract; figures 4,5	1,16
A	US 4 467 400 A (STOPPER ET AL) 21 August 1984 (1984-08-21) abstract figures 10,11	1,6

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *G* document member of the same patent family

Date of the actual completion of the international search

9 September 2005

Date of mailing of the international search report

20/09/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Authorized officer

Lopez-Carrasco, A

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE2005/000714

Patent document cited in search report		Publication date		Patent family member(s)	Publication date
US 6380729	B1	30-04-2002	AU	3493500 A	04-09-2000
			WO	0049421 A1	24-08-2000
US 2003237061	A1	25-12-2003	AU	2003247531 A1	06-01-2004
			EP	1516192 A1	23-03-2005
			WO	2004001428 A1	31-12-2003
US 4467400	A	21-08-1984	US	4479088 A	23-10-1984
			DE	3175139 D1	18-09-1986
			DE	3176980 D1	02-03-1989
			DE	3177218 D1	08-11-1990
			EP	0070861 A1	09-02-1983
			EP	0175870 A2	02-04-1986
			EP	0175085 A2	26-03-1986
			WO	8202603 A1	05-08-1982
			US	4486705 A	04-12-1984

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE2005/000714

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 G01R1/04

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 G01R H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ, INSPEC, IBM-TDB

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 6 380 729 B1 (SMITH JOHN STEPHEN) 30. April 2002 (2002-04-30) Zusammenfassung Spalte 5, Zeile 9 - Zeile 20 Abbildungen 15-17	1, 16
A	US 2003/237061 A1 (MILLER CHARLES A ET AL) 25. Dezember 2003 (2003-12-25) Zusammenfassung; Abbildungen 4,5	1, 16
A	US 4 467 400 A (STOPPER ET AL) 21. August 1984 (1984-08-21) Zusammenfassung Abbildungen 10,11	1, 6



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

G Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

9. September 2005

Absenddatum des internationalen Recherchenberichts

20/09/2005

Name und Postanschrift der internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Lopez-Carrasco, A

INTERNATIONALES RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2005/000714

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US 6380729	B1	30-04-2002	AU	3493500 A	04-09-2000
			WO	0049421 A1	24-08-2000
US 2003237061	A1	25-12-2003	AU	2003247531 A1	06-01-2004
			EP	1516192 A1	23-03-2005
			WO	2004001428 A1	31-12-2003
US 4467400	A	21-08-1984	US	4479088 A	23-10-1984
			DE	3175139 D1	18-09-1986
			DE	3176980 D1	02-03-1989
			DE	3177218 D1	08-11-1990
			EP	0070861 A1	09-02-1983
			EP	0175870 A2	02-04-1986
			EP	0175085 A2	26-03-1986
			WO	8202603 A1	05-08-1982
			US	4486705 A	04-12-1984